

בלתי מספיק במדידת הספק

על מתאם בין RTL לבין השער בטווח של 3%-8% בשלושה מתכוננייה.

מתודולוגיית אומדן הספק RTL

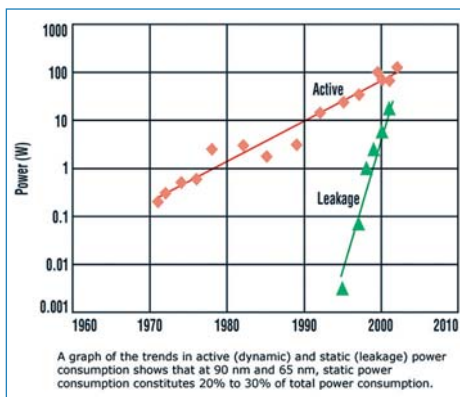
כדי לבצע אומדן הספק ב-RTL יש להגדיר מה צריך להימדד, ורק אחר כך כיצד לבצע מדידות מדויקות. צריכת ההספק הכוללת של ההתקן (סכום כל גורמי צריכת ההספק הסטטי והדינמי) מבוטאת כדלקמן:

$$P_{total} = P_{dynamic} + P_{static}$$

$$P_{dynamic} = (P_{dyn_cells} + P_{dyn_loads})$$

$$P_{static} = (P_{static_current} + P_{static_state})$$

ראוי לציין כי צריכת ההספק הסטטי גדלה, הן במונחים אבסולוטיים והן כחלק יחסי מצריכת ההספק הכוללת, עם הירידה בממדי טכנולוגיית העיבוד. בתהליכי 90 ננו-מטר ו-65 ננו-מטר, צריכת ההספק הסטטי מהווה 20%-30% מסך כל צריכת ההספק (איור 2).



איור 2: מגמות בצריכת ההספק (סטטי) והזליגה (דינמי).

מקור: גורדון מור, אינטל, ISSCC פברואר 2003

מודלים של הספק תאים

מתודולוגיה יעילה לאומדן הספק ה-RTL חייבת לנצל ספרייה סטנדרטית ונגישה של מודלי הספק תאים עם אלגוריתמי מדידה מדויקים. הישגים ברמת העומס וברמת התא, הנגזרים בשילוב עם סימולציה, מצריכים את השימוש במודלים של תאים הלוכדים את כל הנתונים הדרושים.

הגורם P_{dyn_cells} הוא כמות ההספק הדינמי הנצרכת באופן פנימי על-ידי כל התאים, ונקבעת בעיקר על-ידי טעינת/פריקת קיבוליות פנימית

(המשך בעמ' --)

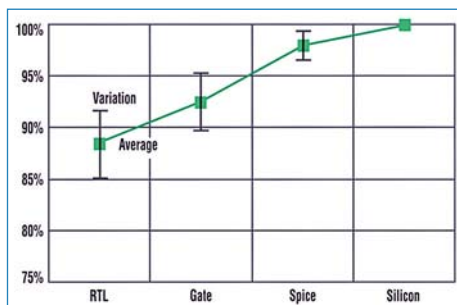
רוב שיטות הערכת צריכת ההספק של רכיבים מורכבים סובלות מחוסר דיוק, או שהמידע מתקבל בשלב מאוחר מדי בתהליך התכנון. הערכת ברמת RTL מאפשרת לקבל מידע סביר לפני שיהיה מאוחר מדי

Rajat Sewal and Holly Stump, Sequence Design

ההספק? מאמר זה מתאר מתודולוגיית אומדן ההספק ב-RTL (Register Transfer Level), המספקת רמת דיוק המספיקה לקבלת החלטות שיקבעו את צריכת ההספק ברמת השבב.

רמת RTL היא רמת הפשטה עם הקשר מיקרו-ארכיטקטוני, הכוללת את הפירוט המבני הנחוץ כדי לבצע ניתוח ברמת דיוק סבירה. זוהי הרמה העיקרית שבה ניתן לאמוד באופן ריאליסטי את ההשפעות של טכניקות להפחתת הספק, דוגמת חסימת שעון (Clock Gating), מתחי סף מעורבים, איי מתח וחלוקת זיכרון. זוהי גם הנקודה בזרימת התכנון שבה עדיין ניתן לנקוט בפעולות מתקנות מבלי לפגוע בלוח הזמנים של התכנון.

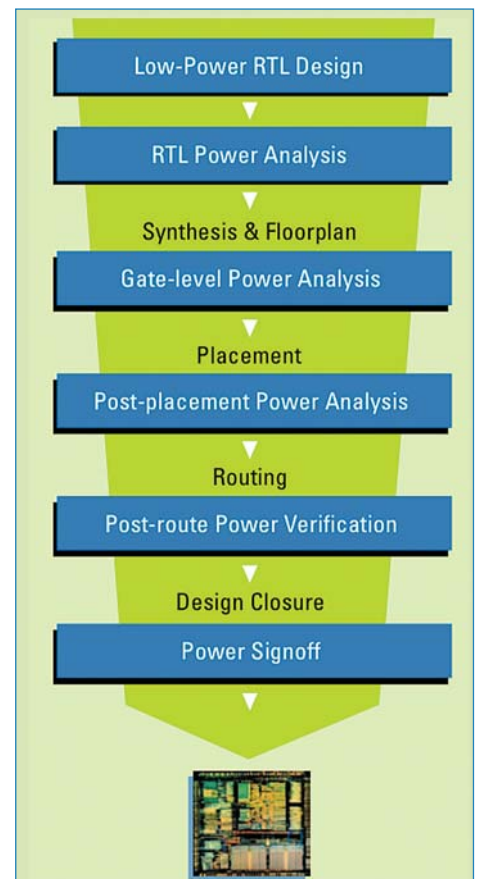
באיור 1. מוצגת השוואה בין דיווחי משתמשים על המתאמים שנמצאו בין השבב לבין השיטות לאומדן הספק ה-RTL, כדוגמת ה-PowerTheater של Sequence Design והמתאמים בין השער, ה-SPICE והסיליקון. ההשוואה מבוססת על ההנחה שהוגדר וקטור סימולציה משותף עבור כל הרמות. כאן נמצא מתאם של 8% עד 15% בין תוצאות אומדן ה-RTL לבין הסיליקון, ואפילו חפיפה של תוצאות האומדן ברמת השער. יצרנית מוכרת של מוצרי צריכה אלקטרוניים דיווחה אף



איור 1: דיווח משתמשים על המתאם של אומדני הספק בשלבים שונים בזרימת התכנון

אומדן צריכת ההספק של מוצר כבר בשלבי התכנון הראשוניים חשיבות רבה להצלחת הפיתוח ולהצלחת המוצר בשוק. אם נמדוד את צריכת ההספק רק אחרי ייצור אבות-טיפוס בסיליקון, או אפילו אחרי סינתזת הלוגיקה לשערים, הדבר עשוי להיות מאוחר מדי.

כיצד, אם כן, ניתן לחזות האם יש חריגה מתקציב



תהליך הערכת ההספק בגישה של חברת Sequence, מתבצע לאורך כל שלבי תכנון השבב

C. אם מחשבים את השער למתג, 20% מהזמן ולמעשה הוא ממוגן 30% מהזמן, הרי שצריכת ההספק תהיה למעשה גבוהה ב-50% מהאומדן שחישבנו. הדבר נכון גם לגבי הקיבוליות. שיטה לאומדן ההספק צריכה להיות מסוגלת למדוד באופן מדויק גם את f וגם את C.

בכל מקרה, ניתוח התזמון אינו מאפשר אומדן ההספק ופעילות לאורך זמן. יתרה מזו, מודל השער שנבחר על-ידי הגישה של "rough and ready" בשילוב עם ניתוח תזמון לא בהכרח משקף את השער שנבחר בפועל על-ידי כלי סינתזת הלוגיקה: כיצד הכלים הללו מתמודדים עם חסימת שער, חסימת ההספק, מתחי סף מעורבים וסינתזה של תכנון חלוקת השערון (clock tree)?

מכאן ששיטה לאומדן ההספק צריכה להשתמש בכלים הבוחנים ואומדים פעילות והספק לאורך זמן. כלים ה"מבינים" את המיטובים של שער ה-downstream; ומשתמשים בספרייה מקיפה של מודלים מדויקים של ההספק תאים.

המתודולוגיה המשתמשת במודלים מדויקים של ההספק תאים עם התכונות המפורטות לעיל, בשילוב עם מודלים מפורשים של עומס חוט או של קיבוליות חוט, יכולה לאמוד את צריכת ההספק ברמת השבב. עם זאת, לאופטימיזציה של ההספק המקומי - ברמת התא וברמת החוט - תהיה השפעה מועטה יחסית על צריכת ההספק הכוללת.

רמת המיקרו-ארכיטקטורה היא הרמה שבה ניתן לנתח ולמטב את צריכת ההספק בצורה הטובה ביותר. לכן, מתודולוגיה אפקטיבית לאומדן ההספק ברמת השבב חייבת לכלול גם הסקת מסקנות - או הפשטה - על המיקרו-ארכיטקטורה מקוד ה-HDL. במאמר זה נבחן סוגיות הקשורות להפשטה מיקרו-ארכיטקטונית.

אלגוריתמים ומסקנות ברמת מיקרו-ארכיטקטורה

הסקת מסקנות ברמת המיקרו-ארכיטקטורה היא למעשה הפשטה של בלוקים ברמה גבוהה, הכוללים פרמטרים ולקוחים מתכנון ה-HDL. בלוקים אלה יכולים לכלול אלמנטים רציפים כמו אוגרים ונעילות (registers and latches); אלמנטים המבוססים על מופעים (instantiated) כמו תאי I/O וזיכרונות; אלמנטים של נתיב נתונים כדוגמת מחברים (adders) ומכפילים; וכן לוגיקת בקרה כמו מרובבים ומפענחים.

הפלט של הסקת מסקנות ברמת המיקרו-ארכיטקטורה הוא netlist מלא, עם קישורים פנימיים של המודולים הנגזרים. לאחר מכאן ממפים את המודולים הנגזרים אל מודלי ההספק

מובן שהניתוח כולו תלוי בסוג הפעילות ומשתנה עם הזמן כאשר אופני העבודה של המעגל משתנים. הספק הבלוק הוא זמני כך שהווקטורים חייבים לשקף באופן ריאליסטי את העירורים מהסביבה שבה פועל הבלוק. בנוסף, כל ה-signal nets במהלך סימולציית ה-RTL נלכדים באמצעות ביצוע של level-0 vdc dump.

משתמשים המתמודדים עם צריכת ההספק בשבב באמצעות שילוב של כמה סוגי ניתוחים ומיטובים מדווחים באופן עקבי על חיסכון של 30% עד 65% בצריכת ההספק הכוללת

ספריות דיוק

כל מודל של ההספק תא הוא יותר מרובת מאפיינים. כדי להשיג את הדיוק החיוני למודל, חשוב לדייק בכל מאפיין של התא והשערים המרכיבים אותו. לדוגמה, ההספק הדינמי של שער מבוטא כדלקמן:

$$P_{dynamic} = f * C * V^2$$

כאשר f הוא תדר העבודה, C הקיבוליות, ואילו V מייצג את מתח ההספק.

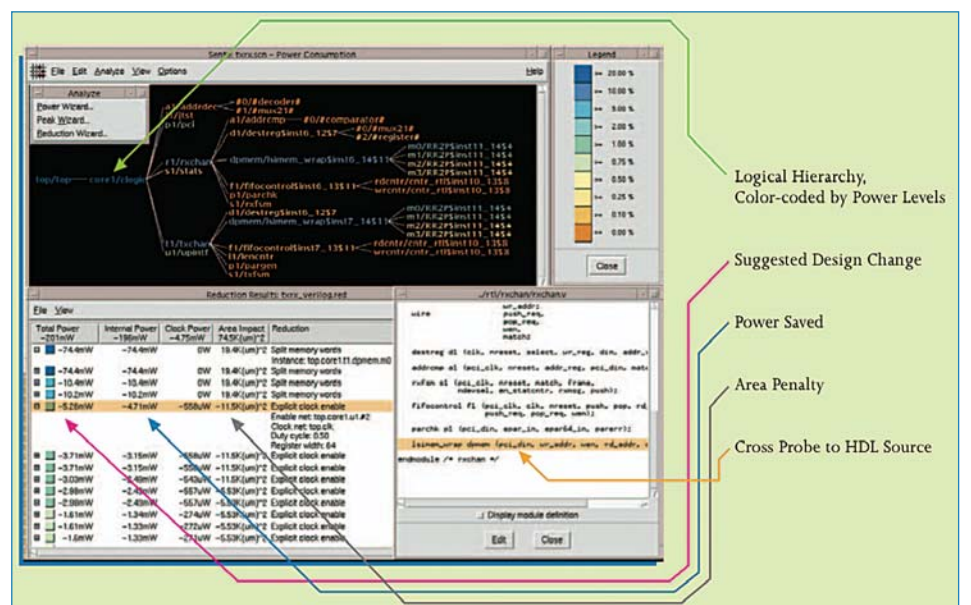
גישת "rough and ready" לאומדן ההספק היא לבחור מודל שער שהשימוש שלו קרוב ביותר לשער הנתון. ניתוח תזמון סטטי משמש לזיהוי הנתבים הקריטיים, כאשר השערים חייבים להיות מהירים יותר או להניע עומסים גדולים יותר. עם זאת, גישה זו אינה לוקחת בחשבון את המורכבות הקושי הכרוכים במדידה מדויקת של f ושל

זרמי ה-crowbar מ-VDD ל-VSS כאשר צומת פנימי מבצע מיתוג. הכלים לאומדן ההספק מודדים גורם זה בעזרת מודלי ההספק תא התואמים לתקנים כגון Liberty (lib), כמו גם לפורמטי נתוני הספריות המתפתחים עבור סינתזה, כדוגמת ה-Effective Current Source Model (ECSM) ו-Liberty Composite Current Source (CCS), שכולם מגישים ניתוח ההספק ומיטוב (אופטימיזציה). המודלים חייבים להתחסל להשפע נתונות המתח המופחתות המשמשות ביישומים כמו תאי CMOS I/O מהירים.

הגורם Pdyn_loads הוא כמות ההספק הנצרכת בטעינת כל קיבוליות הצמתים, הן קיבוליות חוט והן קיבוליות פין, ותלוי בזמן טעינת הכניסה ובעומס היציאה, מה שקובע את משך הזמן שבו נתיב ה-VDD/GND יהיה פתוח. חישוב צריכת ההספק התלויה בעומס חייב לכלול גם את השפעות מיתוג אפיקים תלת-מצבי שבו זיהוי הדרייבר הפעיל הוא משימה חיונית.

הגורם Pstatic_current הוא סך כל ההספק הסטטי שאינו תלוי במצב ושנצרך על-ידי כל התאים. הוא נקבע על-ידי הזרם מ-VDD ל-VSS בזמן שהתא אינו מבצע מיתוג.

מדידת Pstatic_state, כלומר סך כל ההספק הסטטי התלוי במצב שנצרך על-ידי כל התאים, פחות פשוטה. צריכת ההספק זו תלויה במשך הזמן שבו כל תא נתון נמצא במצב ספציפי, מידע הנגזר מהסימולציה. מקרה ספציפי של צריכת ההספק התלויה במצב הוא זה של פדים של I/O עם טרמינציות חיצוניות, כאשר החישוב חייב לקחת בחשבון את מתח הטרמינציה ואת כל נגדי הסחף (pull).



כלי הפיתוח PowerTheater מתוצרת חברת Sequence Design מבצע הערכות ההספק לכל אורך שבבי הפיתוח של שבבי סיליקון בגיאומטריה ננו-מטרית

באמצעות שילוב של כמה סוגי ניתוחים ומיטובים מדווחים באופן עקבי על חיסכון של 30% עד 65% בצריכת ההספק הכוללת.

תוצאות

מתודולוגיה לאומדן הספק RTL השיגה תוצאות מדויקות עם כמה תכנוני שבבים מתקדמים, כפי שניתן לראות בטבלה 1:

תכנון	מתאם RTL לשבב
התקן WiFi עם אותות מעורבים	13%
DSP מרובה ליבות	8%
תכנוני אלחוט ניידים (11)	15%

התקן ה-WiFi עם אותות מעורבים בעל כמה מיליוני שערים פותח על-ידי Airgo, שהמציאה את טכנולוגיית ה-MIMO (ריבוי כניסות, ריבוי יציאות) לדור הבא של התקני WiFi. התכנון משיג תאימות למפרטי IEEE 802.11 a/b/g תוך שילוב של מערכת MIMO 2x3, שכבות MAC ו-PHY, וכן ממירי אלגור דיגיטל וממירי דיגיטל לאלגור על שבב יחיד.

ה-DSP מרובה הליבות (MDSP) תוכנן על-ידי Cradle Technologies עבור הדור הבא של יישומי מולטימדיה. השבב משתמש ב-16 התקני DSP וב-8 מעבדים לכל מטרה כדי לקודד 16 ערוצים של MPEG4 SP@L3, 4 ערוצים של MPEG4 ASP@L5, או ערוץ אחד של H.264 Main Profile D1 - וכל זאת בזמן אמת.

אחד עשרה תכנוני האלחוט הניידים פותחו על-ידי טושיבה. בנוסף למתאם ממוצע בטווח של 15% מהשבב, השיטה אפשרה צמצום של 10x עד 30x של הזליגה בכל התכנונים.

מסקנות

ניתוח השוואתי מקיף של אומדן ההספק ברמות ה-RTL, השער והשבב, מראה שאומדן הספק ה-RTL מספיק כדי לאמוד את צריכת ההספק של השבב, בשלב מוקדם בזרימת התכנון. ניתוח ברמת השער יכול להיות מדויק יותר, אולם היתרון התחרותי הטמון בהבנת מאפייני צריכת ההספק של השבב בשלבי התכנון המוקדמים, חשוב יותר מהבנה יותר מעמיקה אך בשלבי התכנון המאוחרים. האם אומדן הספק ה-RTL מדויק מספיק? נראה שהתשובה היא כן. ■

כדי להימנע מאי-התאמה של netlists.

הכלים לאומדן הספק ה-RTL יכולים למדוד את צריכת ההספק של בלוקים מיקרו-ארכיטקטוניים אלה, מה שמאפשר למתכנן לבצע ניתוח ארכיטקטוני בסגנון "מה-אם" ולהכניס שינויים בתכנון כדי למטב את ההספק של התכנון.

מיטוב הספק במודעות לסיליקון

כדי למדוד את ההשפעות של חסימת שעון, המתכנן מגדיר את התנאים שבהם יש להחיל חסימת שעון, והכלי מחיל את תאי חסימת השעון הרלוונטיים בהתאם לשיטה סטנדרטית בתעשייה, אילו אוגרים ייחסמו, ומה יהיו ההשפעות על צריכת ההספק.

טכניקה נוספת היא להשתמש בתאים עם מתח סף מעורב (V_t). מעגלים בעלי רמות ביצועים גבוהות משתמשים לעתים קרובות בתאים עם V_t נמוך על חשבון זליגה גבוהה יותר, אבל טכניקת מיטוב קלה ליישום היא השימוש בתאים עם כמה סיפי מתח. מתודולוגיה מוקדמת לאומדן הספק ה-RTL יכולה לצפות זליגה על בסיס התחזיות של אוכלוסיית התאים בעלי ה- V_t הנמוך.

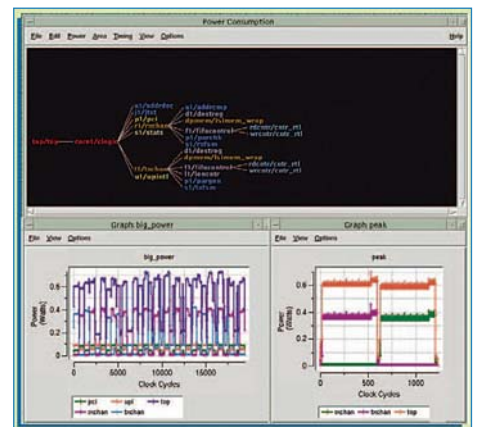
טכניקה נוספת לניהול הספק היא השימוש ב"איי מתח", המספקים מתחים שונים לחלקים שונים של התכנון. מכיוון שההספק הוא ביחס ישיר ל- V^2 , אפילו ירידה קטנה במתח ההספק מקטינה באופן ניכר את צריכת ההספק. הקטנה של מתח ההספק מ- V_{high} ל- V_{low} מובילה לצריכת הספק של $P_{low} = P_{high} * (V_{low}/V_{high})^2$. כלומר, שינוי מ-1.2V ל-0.9V מקטין את צריכת ההספק בכ-44%. אומדן הספק RTL יכול למדוד את השפעות איי המתח.

מיטוב אפקטיבי נוסף הוא השימוש בחסימת הספק (power gating) פעולה המכניסה תחומים פונקציונליים שונים בתכנון למצב "שינה" כאשר אין בהם צורך. המשתמש מגדיר ספק וירטואלי לכל מסילת הספק בספרייה לכל תחום הספק כדי לתמוך במפרטים של מצבי הדלקה וכיבוי ההספק. המשתמש יכול לבצע כמה ניתוחים בסגנון "מה-אם" כדי לקבוע את סכימת חסימת ההספק המיטבית. תכנון הספק מוקדם בשיטה לאומדן ה-RTL ישיג תוצאות מיטביות.

משתמשים המתמודדים עם צריכת ההספק בשבב

הרלוונטיים להם וכל אלמנט המבוסס על מופע ממופה לערכים בקובץ ספרייה. ה-netlist של מודל הספק שנוצר משתלב עם טכנולוגיית העיבוד המיועדת כדי לספק אומדן הספק מדויק.

רכיבים שבדרך-כלל נגזרים מהסקת מסקנות הם פקודות בסיסיות (primitives) כמו אוגר, נועל, מחבר, מכפיל, mux 2-1, חוצץ, מהפך, and, nand, nor, or, xor ו-xnor ופקודות מאקרו כמו קובץ אוגרים, קובץ נעילות, mux לא מוצפן, ומפענח. את פקודות המאקרו ממדלים באמצעות פקודות בסיסיות המשמשות כאבני בניין.



הערכות צריכת הספק ברמת ה-RTL על-גבי מסך PowerTheater-9

הסקת מסקנות ברמה כה גבוהה היא מדויקת למדי כיוון שהעירור הנדרש כדי לבצע פקודות מאקרו כאלה לוקח בחשבון את הסביבה התפעולית שלו וניתן "לתפור אותו במיוחד" כך שיתאים לאופני העבודה והתפעול האמיתיים הקיימים בתכנון. פירוק של פקודות המאקרו לרמת השער יהרוס את התצוגה הפונקציונלית הזו ויחייב יצירה של עירור ברמת השער, מה שעלול שלא לשקף בצורה מדויקת או מקיפה את פעולת המאקרו. יתרה מזו, אומדן של צריכת ההספק ברמת המאקרו מצמצם את זמן ההרצה ומגדיל את הקיבולת של כלי אומדן ההספק.

קוד ה-HDL יכול להיות מבני, התנהגותי או תמהיל של השניים, אם כי מהדרי שפה מבצעים הסקת מסקנות על סמך הקוד ההתנהגותי בלבד. מובן שהסקת המסקנות חייבת לדבוק בכללים ובהנחיות הסטנדרטיים עבור סינתזה ברמת השער